

DOI: [10.46793/CIGRE37.B4.11](https://doi.org/10.46793/CIGRE37.B4.11)**B4.11****UPOREDNA ANALIZA JEDNOFAZNOG I VIŠEFAZNIH SINHRONIH PRETVARAČA
SPUŠTAČA NAPONA****COMPARATIVE ANALYSIS OF SINGLE-PHASE AND INTERLEAVED SYNCHRONOUS
BUCK CONVERTERS****Luka Božić, Antonije Jeremić, Todor Aleksandrović, Aleksandar Milić***

Kratak sadržaj: U poslednjoj deceniji, usled rastuće potrebe za energijom i sve većom brigom za klimatske promene, podstaknuta su istraživanja na temu efikasnog upravljanja električnom energijom. Potreba za električnom energijom raste usled novih potrošača na mreži, kao što su električni automobili, centri za obradu podataka itd. Veći udeo obnovljivih izvora energije i baterijskih skladišta menja postojeću dinamiku ponašanja sistema, i postavlja nove zahteve za dizajn uređaja energetske elektronike. Poznato je iz literature da su DC/DC pretvarači ekonomski i energetski efikasne opcije koje imaju široku primenu u industriji i kao takvi su sastavni deo mnogih rešenja. Zbog toga se danas za dizajn DC/DC pretvarača definišu novi zahtevi u pogledu statičkog i dinamičkog ponašanja, energetske efikasnosti i kvaliteta izlaznog napona. U radu je, polazeći od osnovnih koncepata, data analiza ponašanja DC/DC pretvarača spuštača napona, zasnovanih na GaN poluprovodničkoj tehnologiji, u funkciji broja pretvarača koji rade u jednovremenom radu sa zajedničkim jednosmernim međukolom. Analiza se zasniva na ključnim parametrima koji opisuju ponašanje pretvarača u ustaljenom stanju i tokom prelaznih procesa. Na osnovu razvijenih simulacionih modela u softverskom paketu LTspice i za definisan opseg izlaznog napona, izvedeni su zaključci i sugestije za potrebe dizajna kako bi se obezbedio željeni kompromis između talasnosti izlaznih veličina, efikasnosti i gustine snage. Rezultati razvijenih modela verifikovani su eksperimentalnim merenjima nad prototipom pretvarača sa jednom i dve faze snage 1.5 kW.

Ključne reči: *Spuštač napona, Višefazni spuštač napona, GaN tehnologija, Gustina snage, Energetska efikasnost, Talasnost napona*

Abstract: In the last decade, rising global energy demands and urgent climate change concerns have prompted extensive research in efficient energy management. The need for electricity is growing due to new consumers on the power grid, such as electric vehicles, data centers, etc. In addition, the application of renewable energy sources and battery storage systems in the power grid changes the dynamic behavior of the system, and sets new requirements for the

* Luka Božić, School of Electrical Engineering, University of Belgrade, lukabozi07@gmail.com
Antonije Jeremić, University of Belgrade, School of Electrical Engineering, antonijejeremic.hbridges@gmail.com
Todor Aleksandrović, Elektrotehnički fakultet Univerziteta u Beogradu, todor.aleksandrovic02@gmail.com
Aleksandar Milić, Elektrotehnički fakultet, Univerziteta u Beogradu, milic.aleksandar@etf.rs

design of power electronics devices. It is known from literature that DC/DC converters represent cost-effective and energy-efficient options that have a wide range of applications in the industry and as such are an integral part of many solutions. Consequently, new criteria for DC/DC converters are being defined, focusing on dynamic and steady state performance, energy efficiency and quality of the output voltage. In this paper, starting from fundamental concepts, a behavioral analysis of buck converters based on GaN semiconductor technology is given, as a function of the number of interleaved phases operating simultaneously with a shared DC link. The analysis is based on key parameters that describe the behavior of the converter in steady state operation and during transients. Based on simulation models developed in the LT-Spice software package and for the defined output voltage range, conclusions and design suggestions are drawn, so as to achieve a compromise between output ripple, efficiency and power density. Results of the developed simulation models are verified through experimental measurements on a 1.5-kW single-phase and two-phase converter prototype.

Key words: *Buck converter, Interleaved Buck converter, GaN technology, Power density, Energy efficiency, Voltage ripple*

1 UVOD

Trendovi u razvoju uređaja energetske elektronike su takvi da se nameće potreba za razvojem novih ili evaluaciju postojećih hardverskih rešenja kako bi se ostvarila veća gustina snage uz manji utrošak materijala. Nove tehnologije postaju sve više zastupljene u elektroenergetskom sistemu sa strane potrošnje, proizvodnje i u prenosu električne energije [1]. Rastuća potreba za električnom energijom je rezultat pojave novih vrsta potrošača na mreži, što stvara veliki broj izazova i sve više podstiče istraživanja na temu efikasnog upravljanja električnom energijom. Napredak poluprovodničke tehnologije dodatno pomera granice na polju energetske elektronike i omogućava da se postignu sve bolje performanse uređaja, posebno upotrebom SiC i GaN tehnologije [2]. Primena ovih tehnologija omogućava rad na većim prekidačkim učestanostima, dalje upotrebu novih materijala za potrebe proizvodnje energetskih filtara i znatno uvećanje gustine snage uređaja [3]. Trenutno upotreba ovih tehnologija kod primena na većim radnim snagama i naponima zahteva jednovremen rad većeg broja energetskih pretvarača, povezanih redno ili paralelno, kako bi se obezbedilo adekvatno deljenje napona i struje opterećenja [4].

Iz navedenog razloga, predmet ovog rada je analiza ponašanja većeg broja pretvarača spuštača napona, povezanih na zajedničko jednosmerno međukolo i zasnovanih na GaN tehnologiji i visoko-frekventnim magnetskim jezgrima, u jednovremenom radu. Analiza se zasniva na posmatranju ponašanja pretvarača po kriterijumu talasnosti napona i energetske efikasnosti. U radu će biti predstavljena metodologija dizajna ovakvog pretvarača i smernice za odabir optimalnog broja faza i učestanosti prekidanja po parametru energetske efikasnosti. Razmatrajući trenutno dostupne prekidače snage na tržištu zasnovane na GaN tehnologiji, iz ugla otpornosti kanala, parazitnih kapacitivnosti i dozvoljenog inverznog napona, i uzimajući u obzir konkretne zahteve za realizaciju, analiza u radu je ograničena na pretvarače čiji ulazni radni napon ne prelazi vrednost od 200 VDC. Na osnovu teorijskih razmatranja i analitičkog modela za opisivanje gubitaka snage u trećem poglavlju je formiran simulacioni model u softverskom paketu LTSpice u cilju analize ponašanja i projektovanja pretvarača. Rezultati simulacionog modela prikazani su u četvrtom poglavlju za sinhrono spuštače napona sa jednom, dve i tri faze. Ove pretpostavke su eksperimentalno potvrđene u petom poglavlju, na razvijenom prototipu jednofaznog i dvofaznog sinhronog spuštača napona snage 1.5 kW.

2 MODELIRANJE GUBITAKA SNAGE I TALASNOSTI KOD N-FAZNOG SPUŠTAČA NAPONA

U okviru ovog poglavlja izvršeno je teorijsko modeliranje N-faznog sinhronog spuštača napona. Rezultat su analitički izrazi koji opisuju zavisnost efikasnosti u funkciji talasnosti izlaznog napona i broja faza, pri čemu se promena talasnosti posmatra kao posledica promene učestanosti prekidanja za prethodno zadate parametre izlaznog filtra. Cilj ove analize je da se istaknu prednosti koje donosi određeni broj faza, kako bi se obezbedile smernice za dizajn pretvarača u zavisnosti od zahteva aplikacije.

Pre nego što se pristupi uporednoj analizi neophodno je postaviti početne uslove na kojima se zasnivaju dalji rezultati. Pretpostavlja se da sve faze analiziranog pretvarača rade sa konstantim naponom na jednosmernom međukolu, konstantom učestanošću prekidanja i simetričnim faznim pomerajem između pojedinačnih faza. Fazni pomeraj susednih faza zavisi od njihovog broja i za N-fazni pretvarač iznosi $360^\circ/N$. Ovim je omogućena ravnomerna raspodela struje kroz prekidačke komponente kao i smanjenje talasnosti izlaznog napona [5].

Odabrana topologija podrazumeva sinhrono ispravljanje i koristi dva tranzistora po fazi, umesto tranzistora i diode kao tradicionalni spustač napona. Sinhroni spuštač napona izabran je zbog veće efikasnosti jer zamena diode tranzistorom eliminiše gubitke usled pada napona na diodi pri provođenju koji su izraženi pri visokim strujama i niskim naponima [6]. Kontrola ovakvog pretvarača i upravljačko kolo se veoma malo razlikuju od onog za standardni spustač napona, što dodatno pojednostavljuje implementaciju u sistemima sa višefaznim upravljanjem.

Upotreba tranzistora umesto dioda omogućava korišćenje savremenih poluprovodničkih tehnologija kao što su galijum-nitrid (GaN) tranzistori, koji imaju značajno nižu parazitnu otpornost u provodnom stanju, $R_{DS,ON}$, kraće vreme uključenja t_{ON} i isključenja t_{OFF} kao i odsustvo parazitne diode, doprinoseći značajnom smanjenju gubitaka pri provođenju i pri prekidanju u odnosu na konvencionalne metal-oksidge (MOSFET) ili silicijum-karbidne (SiC) tranzistore [2].

3 ANALITIČKI MODEL N-FAZNOG SPUŠTAČA NAPONA

Ukoliko se posmatra N-fazni pretvarač talasnost struje na njoj diktira uslov za izbor induktivnosti [5]

$$L \geq \frac{V_{IN}}{\Delta I_0 \cdot f_{sw}} \cdot D \cdot N \cdot \frac{\prod_{i=1}^N \left| \frac{i}{N} - D \right|}{\prod_{i=1}^{N-1} \left(\left| \frac{i}{N} - D \right| + \frac{1}{N} \right)} \quad (1)$$

gde su V_{IN} - ulazni napon invertora, ΔI_0 - talasnost struje prigušnice, f_{sw} - prekidačka učestanost jedne faze i D - faktor ispunje periode.

Željena vrednost talasnosti izlaznog napona postavlja uslov za izbor izlaznog kondenzatora i određena je prema [5]

$$C \geq \frac{\Delta I_0}{16 \cdot f_{sw} \cdot \Delta V} \quad (2)$$

gde je ΔV - talasnost izlaznog napona. Vidi se da se povećanjem broja faza spuštača smanjuje talasnost izlaznog napona i da su kao posledica potrebni manji prigušnica i kondenzator u izlaznom filteru.

Izjednačavanjem (1) i (2) po ΔI_0 moguće je izraziti f_{sw} kao funkciju vrednosti izlaznog filtra i talasnosti izlaznog napona. Ovo omogućava da se za jedan određen par vrednosti L i C i jednu vrednost D , kojim je određena željena vrednost izlaznog napona, frekvencija predstavi kao

$$f_{sw} \sim \frac{k}{\sqrt{\Delta V}} \quad (3)$$

gde je k promenljiva po broju faza N .

Pre nego što se pristupi proračunu gubitaka na prekidačkim komponentama i izlaznom filteru neophodno je definisati efektivnu i maksimalnu trenutnu vrednost struje prigušnice koja se prekida. Ove vrednosti date su kao [5]

$$I_{L_{RMS}} = \sqrt{I_{L_{AVG}}^2 + \frac{1}{12} \Delta I_L^2} \quad (4)$$

$$I_{L_{MAX}} = I_{L_{AVG}} + \frac{1}{2} \Delta I_L \quad (5)$$

$$I_{L_{AVG}} = \frac{D \cdot V_{IN}}{N \cdot R} \quad (6)$$

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \cdot D}{L \cdot f_{sw}} \quad (7)$$

Gubici u pretvaraču mogu se predstaviti gubicima na ulaznom filteru, izlaznom filteru i na prekidačkim komponentama. Gubici na ulaznom filteru su zanemareni u ovoj analizi zbog male vrednosti parazitne otpornosti ulaznog kondenzatora. Bitno je napomenuti da ovi gubici ne mogu biti zanemareni kada je vrednost parazitne otpornosti kondenzatora (ESR) velika i kod pretvarača sa ulaznim EMI filtrom, što je često slučaj u realnim primenama. Glavni gubici na izlaznom filteru ispoljavaju se u najvećoj meri na prigušnici. Oni se mogu se izraziti kao gubici usled jednosmerne i usled naizmenične komponente struje kao

$$P_L = R_{DC} \cdot I_{L_{AVG}}^2 + R_{AC} \Delta I_L^2 \quad (8)$$

Ukoliko vrednost R_{AC} prigušnice nije poznata moguće je odrediti je iz Dowell-ove jednačine [7].

Gubici na izlaznom kondezatoru, iako mali usled male vrednosti ESR , stvaraju značajne gubitke kada je vrednost talasnosti izlaznog napona velika, odnosno kada je frekvencija veoma niska, i dati su kao

$$P_C = \frac{\Delta V_{OUT}^2}{ESR} \quad (9)$$

Gubitke na prekidačima čine gubici pri prekidanju i pri provodjenju. Na osnovu podataka o vrednostima struje prigušnice moguće je izraziti gubitke na tranzistorima pri prekidanju urpošćenom jednačinom [8].

$$P_{ON} = \left((I_{LRMS} + I_{LMAX}) \cdot \frac{t_{ON}}{2} + I_{LMAX} \cdot \frac{t_{ON}}{3} + I_{LAVG} \cdot \frac{t_{ON}}{2} \right) \cdot V_{IN} \cdot f_{sw} \quad (10)$$

$$P_{OFF} = I_{LRMS} \cdot \frac{t_{OFF}}{6} \cdot V_{IN} \cdot f_{sw} \quad (11)$$

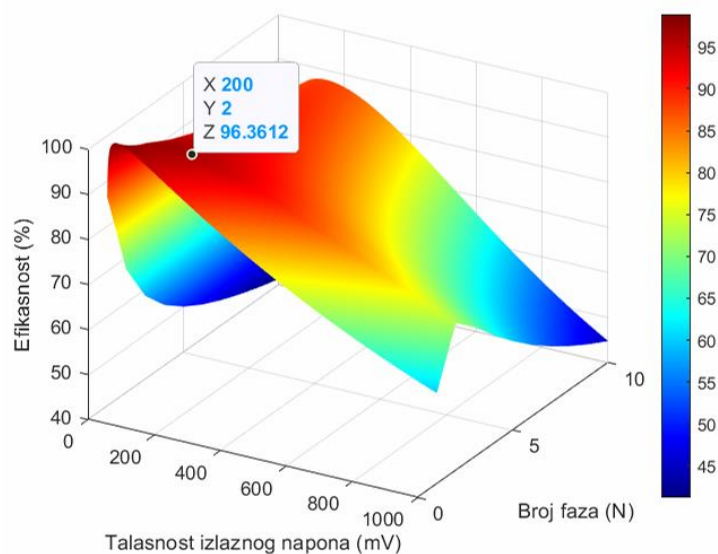
Gde su t_{ON} - vreme paljenja, t_{OFF} - vreme gašenja. Gubici pri provođenju ispoljavaju se kao Džulovi gubici na unutrašnjoj otpornosti tranzistora $R_{DS,ON}$ [8]

$$P_{COND} = R_{DS,ON} \cdot I_{LRMS}^2 \quad (12)$$

Polazeći od sistema jednačina (4)-(12) efikasnost N-faznog pretvarača spuštača napona u funkciji broja faza i talasnosti izlaznog napona se može opisati kao

$$EFF(\%) = \frac{P_{IN} - 2 \cdot N \cdot \left(P_{ON} + P_{OFF} + P_{COND} + P_L + \frac{P_C}{2} \right)}{P_{IN}} \quad (13)$$

Na Slici 3.1. prikazana je efikasnost u funkciji broja faza pretvarača i dozvoljene talasnosti izlaznog napona. Svaka tačka u prostoru je opisana za jedinstvenu vrednost LC filtra i faktora ispune, pa je moguće dobiti očekivanu efikasnost za dozvoljenu vrednost talasnosti izlaznog napona. Nakon ovoga se na osnovu (1) ili (2) može odrediti za koju učestanost prekidanja se ima ta radna tačka. Može se videti da jednofazni sinhroni spustač napona obezbeđuje najveću efikasnost, dok trofazni pruža najmanju talasnost izlaznog napona. Zbog toga je kao kompromis između ova dva parametra eksperimentalno realizovan pretvarač sa dve faze, čija radna tačka je istaknuta na grafiku. Može se videti da je povećanjem učestanosti moguće postići poboljšanje performansi u vidu povećanja efikasnosti i smanjenja talasnosti izlaznog napona za isti broj faza. Ovakva poboljšanja važe za pretvarač do tri faze sa korišćenim parametrima izlaznog filtra, jer daljim povećanjem broja faza, bez izmena vrednosti izlaznog filtra, efikasnost značajno opada kao posledica gubitaka na poluprovodničkim komponentama i njihovim upravljačkim kolima, što se može videti i na Slici 3.1.



Slika 3.1. Efikasnost pretvarača kao funkcija talasnosti izlanog napona i broja faza

4 SIMULACIONI REZULTATI

U cilju validacije teorijske analize i analitičkog modela kroz talasnost izlaznog napona i energetske efikasnost, formiran je simulacioni model topologija od interesa u softverskom paketu LT-Spice. Simulacioni model koristi realne modele komponenti koji su korišćeni pri eksperimentalnim merenjima. Realni modeli uvažavaju parazitne otpornosti, kapacitivnosti i induktivnosti svih komponenti u kolu, i na taj način približnije oslikavaju realno ponašanje pretvarača.

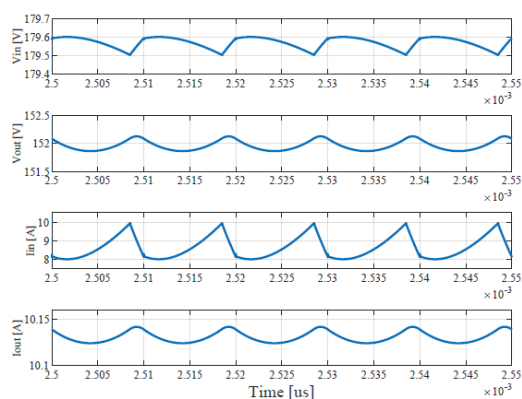
Simulacije su sprovedene pri nazivnim vrednostima za pretvarač koje su prikazane u Tabeli 4.1, pri učestanosti prekidanja od 100 kHz, i važe za sinhroni spuštač napona sa jednom, dve i tri faze. Sve simulacije su sprovedene sa jednakim naponom jednosmernog međukola, konstantnom učestanošću prekidanja i faznim pomerajem, kako bi se omogućila verodostojna i uporediva analiza na osnovu zavisnosti prikazane na Slici 3.1.

Tabela 4.1.

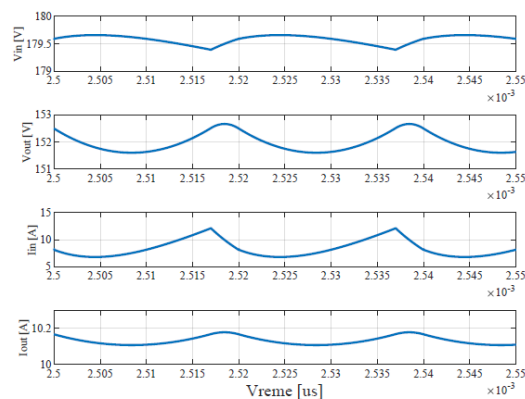
Opis	Nominalne vrednosti
Ulazni napon	180 V
Izlazni napon	150 V
Izlazna struja	10 A
Induktivnost po fazi	33 uH

Kapacitivnost	33 uF
Nazivna snaga	1500 W

Talasni oblici relevantnih veličina jednofaznog, dvofaznog i trofaznog sinhronog spuštača napona prikazani su redom na Slikama 4.1, 4.2. i 4.3. Dodatno, slike pod (a) prikazuju ponašanje ulaznih i izlaznih napona i struja u ustaljenom stanju pri učestanosti prekidanja od 100 kHz, dok slike pod (b) prikazuju iste veličine pri sniženoj učestanosti prekidanja od 50 kHz, uvažavajući parametre iz Tabele 1.

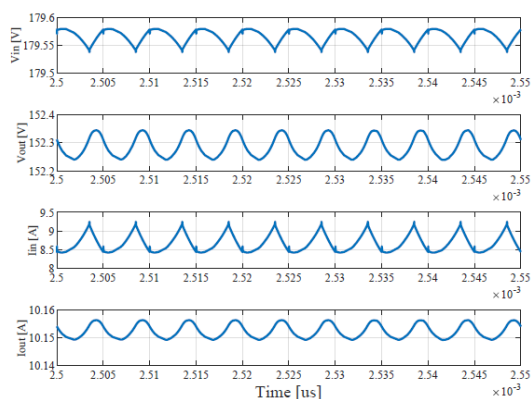


(a)

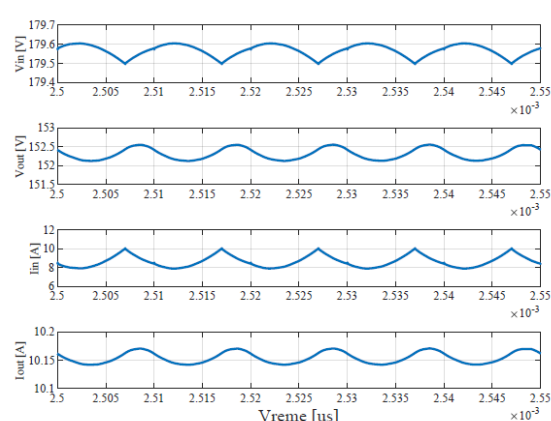


(b)

Slika 4.1. Prikaz ulaznih i izlaznih veličina u jednofaznom sinhronom spuštaču napona pri učestanosti prekidanja: a) od 100 kHz , i b) od 50 kHz.

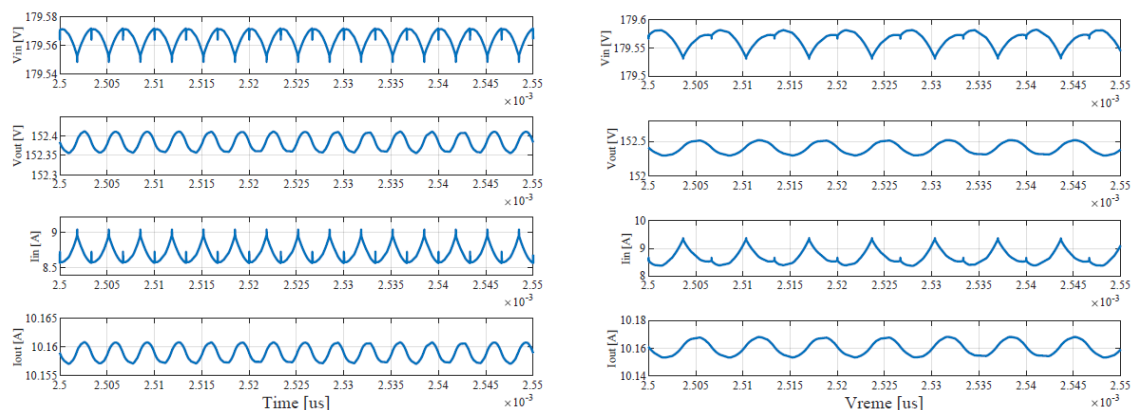


(a)



(b)

Slika 4.2. Prikaz ulaznih i izlaznih veličina u dvofaznom sinhronom spuštaču napona pri učestanosti prekidanja: a) od 100 kHz , i b) od 50 kHz.



(a)

(b)

Slika 4.3. Prikaz ulaznih i izlaznih veličina u trofaznom sinhronom spuštaču napona pri učestanosti prekidanja: a) od 100 kHz , i b) od 50 kHz.

Iz simulacija za istaknuti nazivni režim rada pretvarača u ustaljenom stanju izmereni su efikasnost i talasnost izlaznog napona za jednofazni, dvofazni i trofazni sinhroni spuštač napona, pri dve različite učestanosti prekidanja. Ovi rezultati potvrđuju teorijski model i zavisnosti iz Slike 3.1. o odnosu broja faza, efikasnosti i talasnosti.

Efikasnost opada sa rastom broja faza zbog povećanja prekidačkih gubitaka, što je i očekivano zbog većeg broja prekidača. Talasnost izlaznog napona smanjuje se rastom broja faza, jer se uvećava efektivna učestanost izlazne struje i samim tim smanjuje talasnost, što je i pretpostavljeno kroz teorijski model. Najveću efikasnost postiže jednofazni sinhroni spuštač napona, dok se najmanja talasnost napona ima kod trofaznog sinhronog spuštača napona.

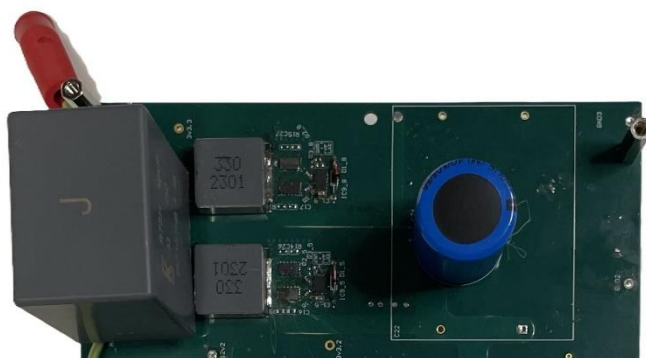
Tabela 4.2.

Broj faza	Efikasnost [%]	Talasnost [mVpp]
1	99.5	300
2	99.2	100
3	97.9	50

U narednom poglavlju će se simulacioni model ispitati eksperimentalnim merenjima.

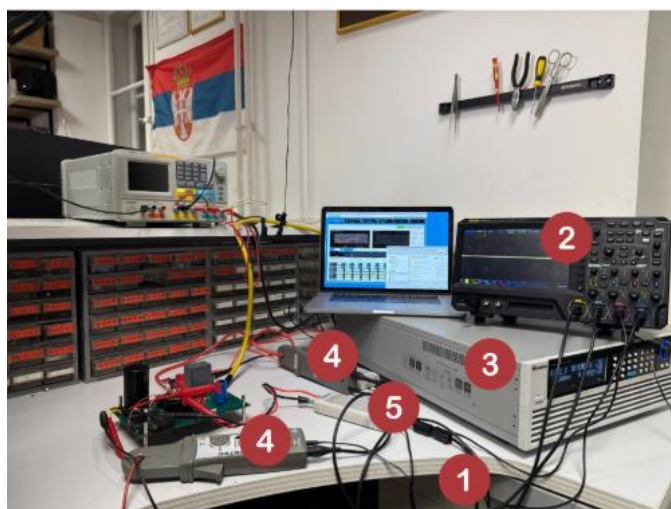
5 EKSPERIMENTALNI REZULTATI

Za potrebe eksperimentalne validacije prethodno postavljenih pretpostavki realizovan je prototip sinhronog spuštača napona nazivne snage 1500 W sa dve faze prikazanom na Slici 5.1.



Slika 5.1.

Na slici 5.2. prikazana je eksperimentalna postavka sa istaknutom mernom opremom izlistanom u Tabeli 5.1.



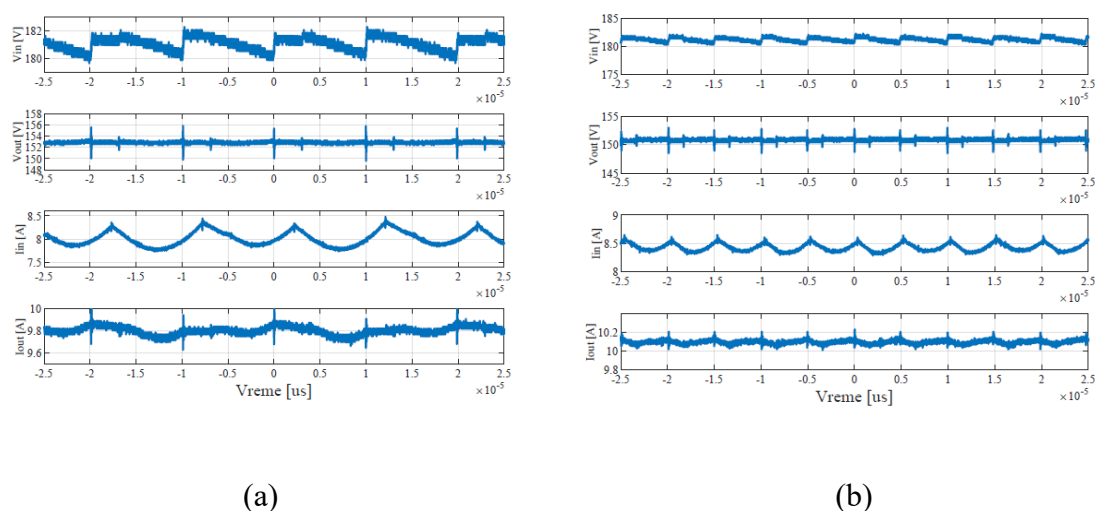
Slika 5.2.

Tabela 5.1.

Redni br.	Komponenta
1	ITECH IT6525D programabilan izvor jednosmernog napona
2	Rigol MSO5104 digitalni osciloskop
3	Chroma 63202A-600-140 jednosmerno elektronsko opterećenje u režimu konstantne otpornosti
4	Testec TT-CC70 strujne sonde
5	MicSig DP10013 diferencijalne naponske sonde

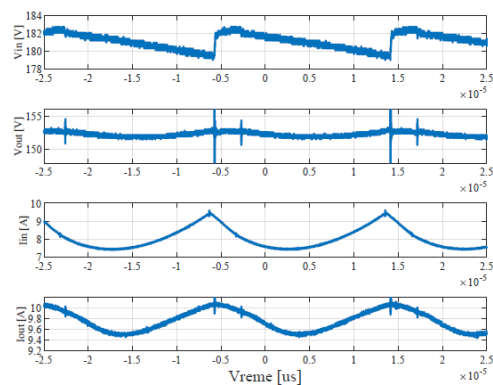
Eksperimentalna merenja sprovedena su u 6 tačaka od interesa koje služe da potvrde simulacione rezultate i teorijske zaključke. Tačke od interesa predstavljene su radom pretvarača u nazivnom režimu, u režimu sa 50% nižom učestanošću prekidanja i u radu sa 20% nazivnog opterećenja, kako bi se verodostojno uporedile radne tačke od interesa sa Slike 3.1. Talasni oblici ulaznih i izlaznih veličina pri nominalnom režimu rada prikazani su na Slici 5.3. Može se uočiti da se talasnost izlaznog napona nalazi u pretpostavljenim granicama dok je kroz trenutne vrednosti velična potvrđena pretpostavka o efikasnosti.

Na osnovu veličina sa Slika 5.3, koji prikazuju nazivni režim rada od 1500W, vidi se da je efikasnost jednofaznog pretvarača od 99.2% za 0.1% veća od dvofaznog od 99.1% pri istoj učestanosti prekidanja 100kHz. Talasnost izlaznog napona jednofaznog iznosi 1000 mVpp, i veća je od talasnosti dvofaznog od 700 mVpp za 300mVpp. Kako je efikasnost neznatno različita, zaključuje se da se za nazivni režim rada bolje performanse postižu primenom dvofaznog pretvarača.

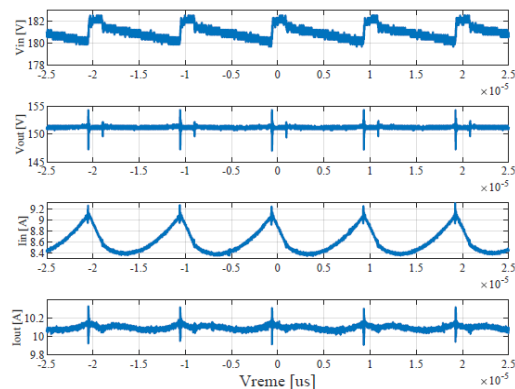


Slika 5.3. Eksperimentalni rezultati: (a) jednofazni spuštač napona pri izlaznoj snazi od 1500 W, pri učestanosti prekidanja 100 kHz, (b) dvofazni spuštač napona pri izlaznoj snazi od 1500 W, pri učestanosti prekidanja 200 kHz

Slika 5.4. (a) i (b), prikazuju talasne oblike veličina pri prekidačkoj učestanosti sniženoj na 50 kHz. Efikasnost jednofaznog pretvarača od 98.6% je za 0.4% veća od dvofaznog koji postiže 98.2% pri istoj učestanosti prekidanja. Talasnost izlaznog napona iznosi 1200 mVpp za jednofazni, i veća je od talasnosti dvofaznog od 800mVpp za 400 mVpp. U ovom slučaju je dvofazni pretvarač očigledno bolje rešenje po pitanju talasnosti izlaznog napona (33% manja talasnost), uz neznatno manju efikasnost (0.4%).



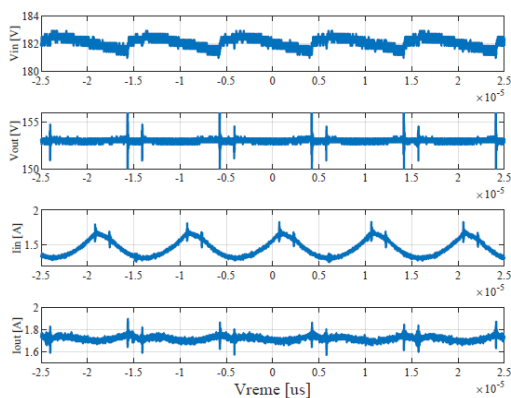
(a)



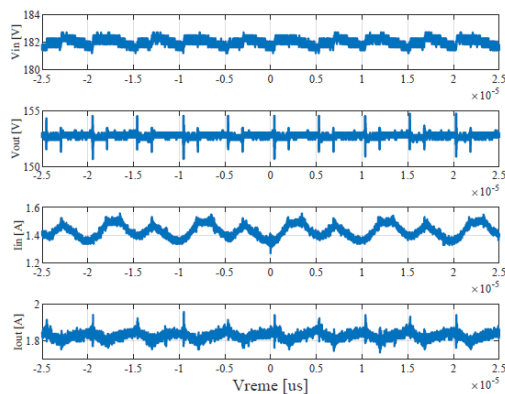
(b)

Slika 5.4. Eksperimentalni rezultati: (a) jednofazni spuštač napona pri izlaznoj snazi od 1500 W, pri učestanosti prekidanja 50kHz, (b) dvofazni spuštač napona pri izlaznoj snazi od 1500 W, pri učestanosti prekidanja 100 kHz

Na Slici 5.5. (a) i (b), prikazani su talasni oblici veličina pri 20% nazivnog opterećenja, odnosno na 300 W. Efikasnost jednofaznog pretvarača na ovoj snazi iznosi 95.3%, i za 0.2% je veća od efikasnosti dvofaznog od 95.1%. Talasnost izlaznog napona iznosi 400 mVpp za jednofazni, i veća je za 200 mVpp od talasnosti dvofaznog. Jasno se vidi da, kao i u prethodnim slučajevima, bolje performanse pruža dvofazni pretvarač, sa 50% manjom talasnošću izlaznog napona uz 0.2% nižu efikasnost.



(a)



(b)

Slika 4.5. - (a) jednofazni spuštač napona na izlaznom naponu 150V pri 20% opterećenja (b)dvofazni spuštač napona na izlaznom naponu 150V pri 20% opterećenja

Iz eksperimentalnih rezultata zaključuje se da je po parametru talasnosti izlaznog napona dvofazni sinhroni spuštač superiorna opcija, dok je efikasnost neznatno niža. Ovo je tačno za nazivni radni režim kao i za radne režime sa većim opterećenjem. Ovim merenjima se potvrđuje da dvofazni pretvarač pruža dobar kompromis između kvaliteta izlaznog napona i energetskih performansi.

Tabela 5.2.

Broj faza	Režim rada	Efikasnost [%]	Talasnost napona [mVpp]
1	Nazivni (100 kHz)	99.2	1000
2	Nazivni (100 kHz)	99.1	700
1	Nazivni (50 kHz)	98.6	1200
2	Nazivni (50 kHz)	98.2	800
1	20% opterećenja	95.3	400
2	20% opterećenja	95.1	200

6 ZAKLJUČAK

U ovom radu data je detaljna uporedna analiza sinhronih spustača napona sa jednom i više faza, bazirana na efikasnosti i talasnosti izlaznog napona kao ključnim pokazateljima performansi i primena shodno broju faza. Razvijen je teorijski model koji povezuje učestanost prekidanja, broj faza i karakteristike izlaznog filtra sa efikasnošću i talasnošću izlaznog napona. Prikazano je da povećanjem broja faza dolazi do značajnog smanjenja talasnosti izlaznog napona, što omogućava rad pri nižim učestanostima bez degradacije kvaliteta napona. Time se dodatno smanjuju gubici pri prekidanju, što pozitivno utiče na ukupnu efikasnost sistema. Sprovedena analiza ukazuje da jednofazni sinhroni spustač napona obezbeđuje najveću efikasnost, dok trofazni pruža najmanju talasnost izlaznog napona. Kao kompromis između efikasnosti i kvaliteta izlaznog napona izabran je dvofazni sinhroni spustač napona. Simulacioni rezultati dobijeni u LT-Spice softverskom alatu potvrđuju teorijske pretpostavke i ukazuju na optimalne režime rada za ove konfiguracije. Eksperimentalna testiranja sprovedena na prototipu snage 1,5 kW sa jednom i dve faze dodatno potvrđuju validnost teorijskog modela i prednost dvofazne konfiguracije. Eksperimentalnim merenjima na razvijenom prototipu ostvareni su sledeći rezultati: efikasnost 99.2% za jednofazni spuštač napona u nazivnom režimu, dok je najmanja talasnost izlaznog napona, 700 mVpp, ostvarena sa dvofaznim spuštačem napona pri nazivnom opterećenju. Oba rezultata su postignuta pri učestanosti prekidanja od 100 kHz. Predloženi metod može da posluži kao osnova za dizajn višefaznih pretvarača u industrijskim i visokoefikasnim primenama. U daljem istraživanju, ponašanje pretvarača usled različitih vrednosti izlaznog filtra će biti ispitano, kao i njihov uticaj na odabir broja faza.

7 LITERATURA

- [1] W. Qian, J. Lu, H. Bai and S. Averitt, "Hard-Switching 650-V GaN HEMTs in an 800-V DC-Grid System With No-Diode-Clamping Active-Balancing Three-Level Topology,". In: *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 7, no. 2, June 2019

- [2] P. Palmer et al. "An experimental comparison of GaN, SiC and Si switching power devices". In: *IECON 2017- 43rd Annual Conference of the IEEE Industrial Electronics Society, Beijing, China* (2017), DOI: 10.1109/IECON.2017.8216135.
- [3] D. A. P. Fernandez, R. A. G. Jimenez, A. Rahouma and J. C. Balda, "High-Frequency Effects on Magnetics and Converter Performance: Implications for Power Electronic Converter Design," 2024 *IEEE 15th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), Luxembourg, Luxembourg* (2024)
- [4] J. Wu and X. Wu, "FoM Based Optimal Frequency and Voltage Level Design for High efficiency High density Multilevel PFC with GaN Device," 2020 *IEEE Applied Power Electronics Conference and Exposition (APEC), New Orleans, LA, USA* (2020)
- [5] R. Erickson and D. Maksimović. *Fundamentals of Power Electronics*. 2nd ed. Springer, 2001. ISBN: 9780792372707.
- [6] R. Nawakowski and N. Tang "Efficiency of synchronous versus nonsynchronous buck converters", *Texas Instruments: Analog Applications Journal* (2009)
- [7] A.R. Milić K. B. Obradović J.J. Plavšić. "Design Procedure for High-Frequency Transformer in LLC Resonant Topology". In: (2021), DOI: 10.1109/Ee53374.2021.9628384.
- [8] R. Georgious R.A. Mdanat S. Saeed and J. Garcia. "Analytical Power Loss Model for GaN transistors". In: *IEEE Vehicle Power and Propulsion Conference (VPPC), Gijon, Spain* (2021), DOI: 10.1109/VPPC53923.2021.9699229.